

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

Dialog**LIGHT EMITTING DIODE**

Publication Number: 06-005921 (JP 6005921 A) , January 14, 1994

Inventors:

- WATANABE MASANORI
- YAMAMOTO OSAMU
- MATSUMOTO AKIHIRO

Applicants

- SHARP CORP (A Japanese Company or Corporation), JP (Japan)

Application Number: 04-157878 (JP 92157878) , June 17, 1992

International Class (IPC Edition 5):

- H01L-033/00

JAPIO Class:

- 42.2 (ELECTRONICS--- Solid State Components)

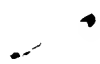
JAPIO Keywords:

- R095 (ELECTRONIC MATERIALS--- Semiconductor Mixed Crystals)
- R116 (ELECTRONIC MATERIALS--- Light Emitting Diodes, LED)

Abstract:

PURPOSE: To provide a light emitting diode allowing light of a short wavelength to outgo with good efficiency by omitting a current diffusion layer while improving external quantum efficiency by relatively reducing ineffectual light emittance directly under an electrode.

CONSTITUTION: A surface electrode 16 of the chip surface 30 has a nearly circular pad part 18 while at least having the primary branches 19a...19d linearly extending from this pad part 18, the secondary branches 20a, 20b, 20c branched from the respective primary branches 19a...19d to linearly extend and the third branches 22a, 22b, 22c branched from the respective secondary branches 20a, 20b, 20c to linearly extend. The pad part 18 of the surface electrode 16 is not electrically connected to a semiconductor layer 31 directly thereunder while the surface electrode. The pad part 18 of the surface electrode 16 is not electrically connected to a semiconductor layer 31 directly thereunder while the surface electrode 16 comes in electrical contact with the semiconductor layer 31 at the tips of the highest (third) order branches 22a, 22b and 22c. (From: *Patent Abstracts of Japan*, Section: E, Section No. 1535, Vol. 18, No. 202, Pg. 5, April 08, 1994)



JAPIO

© 2002 Japan Patent Information Organization. All rights reserved.

Dialog® File Number 347 Accession Number 4362021

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平6-5921

(43)公開日 平成6年(1994)1月14日

(51)Int.Cl.⁵

H01L 33/00

識別記号

庁内整理番号

F I

技術表示箇所

E 8934-4M

審査請求 未請求 請求項の数6(全10頁)

(21)出願番号 特願平4-157878

(22)出願日 平成4年(1992)6月17日

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 渡辺 昌規

大阪府大阪市阿倍野区長池町22番22号
シャープ株式会社内

(72)発明者 山本 修

大阪府大阪市阿倍野区長池町22番22号
シャープ株式会社内

(72)発明者 松本 晃広

大阪府大阪市阿倍野区長池町22番22号
シャープ株式会社内

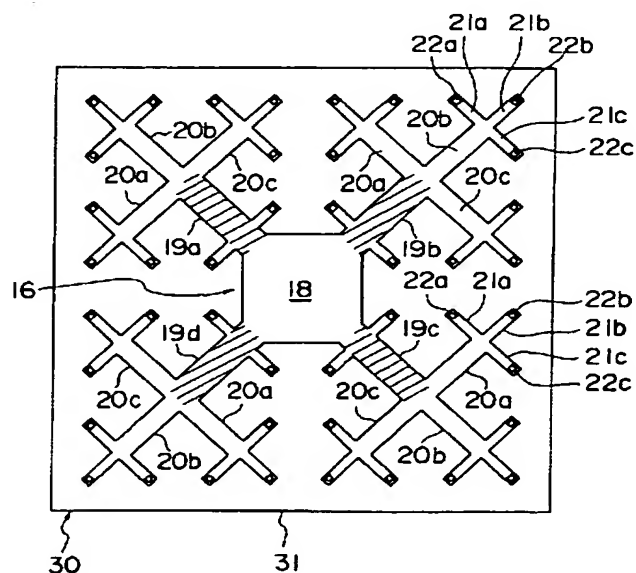
(74)代理人 弁理士 青山 葆 (外1名)

(54)【発明の名称】 発光ダイオード

(57)【要約】

【目的】 電極直下の無効な発光を相対的に減少させて外部量子効率を改善できる上、電流拡散層を省略して短波長の光を効率良く出射できる発光ダイオードを提供する。

【構成】 チップ表面30の表面電極16が、略円形状をなすパッド部18を有する。さらに、このパッド部18から線状に延びる第1次の分枝19a、…、19dと、各第1次の分枝19a、…、19dから分岐して線状に延びる第2次の分枝20a、20b、20cと、各第2次の分枝20a、20b、20cから分岐して線状に延びる第3次の分枝22a、22b、22cを少なくとも有する。表面電極16のうちパッド部18が直下の半導体層31と電気的に接触しておらず、最高次(第3次)の分枝22a、22b、22cの先端で表面電極16と半導体層31とが電気的に接触している。



【特許請求の範囲】

【請求項1】 半導体チップの表面に、発光層を含む半導体層と表面電極とが順に積層され、上記発光層が発した光を上記半導体層のうち上記表面電極で覆われていない部分からチップ外へ光を出射する発光ダイオードにおいて、上記表面電極は、パッド部と、上記パッド部から線状に延びる第1次の分枝と、上記第1次の分枝から分岐して線状に延びる第2次の分枝と、さらに上記第2次の分枝から分岐して線状に延びる第3次の分枝を少なくとも有し、

上記表面電極の最高次の分枝の先端と上記半導体層とは電気的に接触している一方、上記表面電極の上記パッド部と上記半導体層とは電気的に接触していないことを特徴とする発光ダイオード。

【請求項2】 上記半導体層は、上記表面電極側に、上記表面電極とオーミック接触する材料からなるコンタクト層を有し、

上記表面電極の上記先端以外の部分と上記半導体層との間に、絶縁層が設けられていることを特徴とする請求項1に記載の発光ダイオード。

【請求項3】 上記半導体層は、上記表面電極側に、上記表面電極とショットキーバリアを生ずる材料からなる層を有するとともに、この層と上記表面電極の上記最高次の分枝の先端との間に、上記表面電極とオーミック接触する材料からなるコンタクト層を有することを特徴とする請求項1に記載の発光ダイオード。

【請求項4】 上記半導体層は、上記表面電極側に、上記表面電極とオーミック接触する材料からなりp型またはn型の導電型を持つコンタクト層を有するとともに、このコンタクト層と上記表面電極の上記先端以外の部分との間に、上記コンタクト層と異なる導電型を持つ電流阻止層を有することを特徴とする請求項1に記載の発光ダイオード。

【請求項5】 上記表面電極は、この表面電極が占める領域全域にわたって設けられ、上記半導体層表面とオーミック接触しない材料からなる上部電極と、上記半導体層表面と上記最高次の分枝の先端で上記上部電極と上記半導体層表面との間に設けられ、上記半導体層表面とオーミック接触する材料からなる下部電極とで構成されていることを特徴とする請求項1に記載の発光ダイオード。

【請求項6】 上記各次の分枝の線幅は、次数が増えるにつれて細くなっていることを特徴とする請求項1乃至5のいずれかに記載の発光ダイオード。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、表示用などに用いられる発光ダイオードに関する。

【0002】

【従来の技術】 近年、黄色ないし緑色の光を発する発光

ダイオード(LED)として、GaAsPまたはGaP系材料の他に、AlGaInP系材料を用いたものが開発されつつある。

【0003】 従来のAlGaInP系LEDは次のようにして作製されている。まず、図7に示すように、n型GaAs基板90の表面100にn型AlGaInPクラッド層91、アンドープAlGaInP発光層92、p型AlGaInPクラッド層93、p型AlGaAs電流拡散層94、p型GaAsコンタクト層95、p側表面電極(例えば、AuZn)96を全面に積層する。次に、図8に示すように、この表面電極96およびp型GaAs層95を一部除去してパターン化する。すなわち、表面電極96をワイヤボンドを行うための円形状のパッド部98と、このパッド部98から四方に直線状に延びる分枝99a、99b、99c、99dとで構成する。このように分枝を複数設けることにより、電流をチップ内にできるだけ均一に拡散するようにしている。この後、基板90の裏面にn側表面電極97を形成する。発光層92より発した光は、基板90と表面電極96とに吸収されるため、チップ表面100のうち表面電極96を除去した領域100aと側面101とからチップ外へ出射する。

【0004】 なお、このLEDは、発光層92をこの層92よりもバンドギャップが大きい2つのクラッド層91、93で挟んだダブルヘテロ構造となっている。ここで、クラッド層91、93によって発光層92に有効に電子およびホールを閉じ込めるためには、クラッド層91、93の組成($\text{Al}_y\text{Ga}_{1-y}\text{In}_{0.5}\text{P}$)においてAl混晶比 y を0.7~1と大きくする必要がある。ところが、このようにAl混晶比 y を大きくすると、層中へのp型あるいはn型のドーピングが難しくなり、クラッド層91、93の比抵抗を低くすることが困難となる。そこで、このLEDでは、電流拡散層94を設けて表面電極96の直下に電流が集中することを防ぎ、これにより表面電極96で覆われていない領域100aでの発光量を多くしている。

【0005】

【発明が解決しようとする課題】 しかしながら、上記電流拡散層94の働きは十分ではなく、その結果、表面電極96直下での無効な発光が表面電極96で覆われていない領域100aでの発光に比べて多くなっている。このため、上記従来のLEDは、外部量子効率が悪いう問題がある。

【0006】 また、発光波長が590nm(黄色)~550nm(緑色)であるから、AlGaAs電流拡散層94で光吸収が生じるという問題がある。Al $_x$ Ga $_{1-x}$ Asは、たとえ最も広いバンドギャップとなる混晶比 $x=1$ に設定したとしても、吸収端は574nmであり、これより短波長の光を透過しないからである。なお、AlAs($x=1$ に相当する)は空气中で腐食され易く、表面層として用いるには適当でない。

10

20

30

40

50

【0007】そこで、この発明の目的は、表面電極直下の無効発光を相対的に減少させて外部量子効率を改善できる上、電流拡散層を省略して短波長の光を効率良く出射できる発光ダイオードを提供することにある。

【0008】

【課題を解決するための手段】 上記目的を達成するために、この発明は、半導体チップの表面に、発光層を含む半導体層と表面電極とが順に積層され、上記発光層が発した光を上記半導体層のうち上記表面電極で覆われていない部分からチップ外へ光を出射する発光ダイオードにおいて、上記表面電極は、パッド部と、上記パッド部から線状に延びる第1次の分枝と、上記第1次の分枝から分岐して線状に延びる第2次の分枝と、さらに上記第2次の分枝から分岐して線状に延びる第3次の分枝を少なくとも有し、上記表面電極の最高次の分枝の先端と上記半導体層とは電氣的に接触している一方、上記表面電極の上記パッド部と上記半導体層とは電氣的に接触していないことを特徴としている。

【0009】また、上記半導体層は、上記表面電極側に、上記表面電極とオーミック接触する材料からなるコンタクト層を有し、上記表面電極の上記先端以外の部分と上記半導体層との間に、絶縁層が設けられているのが望ましい。

【0010】また、上記半導体層は、上記表面電極側に、上記表面電極とショットキーバリアを生ずる材料からなる層を有するとともに、この層と上記表面電極の上記最高次の分枝の先端との間に、上記表面電極とオーミック接触する材料からなるコンタクト層を有するのが望ましい。

【0011】また、上記半導体層は、上記表面電極側に、上記表面電極とオーミック接触する材料からなりp型またはn型の導電型を持つコンタクト層を有するとともに、このコンタクト層と上記表面電極の上記先端以外の部分との間に、上記コンタクト層と異なる導電型を持つ電流阻止層を有するのが望ましい。

【0012】また、上記表面電極は、この表面電極が占める領域全域にわたって設けられ、上記半導体層表面とオーミック接触しない材料からなる上部電極と、上記半導体層表面と上記最高次の分枝の先端で上記上部電極と上記半導体層表面との間に設けられ、上記半導体層表面とオーミック接触する材料からなる下部電極とで構成されているのが望ましい。

【0013】また、上記各次の分枝の線幅は、次数が増えるにつれて細くなっているのが望ましい。

【0014】

【作用】 この発明によれば、チップ表面に設けられた表面電極が、パッド部から延びる第1次の分枝と、この第1次の分枝から延びる第2次の分枝と、さらにこの第2次の分枝から延びる第3次の分枝とを有しているのので（さらに高次の分枝を有していても良い）、チップ表面は

上記各次の分枝によって樹枝状に覆われた状態となる。しかも、上記表面電極のうちパッド部が直下の半導体層と接触しておらず、最高次の分枝の先端で上記表面電極と上記半導体層とが接触しているので、チップの隅々にまで電流が拡散され、電流拡散抵抗が実質的に減少する。この結果、表面電極直下での無効な発光よりも表面電極で覆われていない領域での発光が相対的に多くなる。例えば、図6(b)、(c)に示すように、表面電極2、3の分枝の途中(点M、N直下)で発せられた光q、rは電極に遮られる部分が多いが、同図(a)に示すように、表面電極1の分枝の先端で発せられた光pは電極に遮られる部分が少ない。したがって、チップ外へ光が出射しやすくなり、外部量子効率が改善される。また、上記表面電極の形状によってチップ内に電流を十分拡散できることから、例えば黄色より短波長のAlGaInP系LEDにおいてAlGaAs電流拡散層を設ける必要がなくなる。したがって、短波長の光であっても吸収のない好適な特性となる。なお、この表面電極形状は、AlGaInP系LEDだけでなく、一般のAlGaAs系、GaP系、ZnSe系、GaN系、SiC系LEDなどに適用される。特に、低抵抗電流拡散層を得ることが困難なZnCdSe系LEDに有効である。

【0015】また、上記半導体層は、上記表面電極側に、上記表面電極とオーミック接触する材料からなるコンタクト層を有し、上記表面電極の上記先端以外の部分と上記半導体層との間に、絶縁層が設けられている場合、上記表面電極の最高次の分枝の先端と上記半導体層とが上記コンタクト層を通して良好に電氣的接触する一方、上記表面電極の上記先端以外の部分と上記半導体層とが上記絶縁層によって電氣的絶縁状態となる。したがって、上記表面電極の上記先端部分でのみ電流が注入される。この結果、上に述べたように、チップ外へ光を出射し易くなり、さらに外部量子効率が改善される。

【0016】また、上記半導体層は、上記表面電極側に、上記表面電極とショットキーバリアを生ずる材料からなる層を有するとともに、この層と上記表面電極の上記最高次の分枝の先端との間に、上記表面電極とオーミック接触する材料からなるコンタクト層を有する場合、上記表面電極の最高次の分枝の先端と上記半導体層とが上記コンタクト層を通して良好に電氣的接触する一方、上記表面電極の上記先端以外の部分と上記半導体層とが上記ショットキーバリアによって電流が流れにくい状態（ある程度の高電圧を印加しないと電流が流れない状態）となる。したがって、實際上、上記表面電極の上記先端部分でのみ電流が注入される。この結果、上に述べたように、チップ外へ光を出射し易くなり、さらに外部量子効率が改善される。

【0017】また、上記半導体層は、上記表面電極側に、上記表面電極とオーミック接触する材料からなりp型またはn型の導電型を持つコンタクト層を有すると

もに、このコンタクト層と上記表面電極の上記先端以外の部分との間に、上記コンタクト層と異なる導電型を持つ電流阻止層を有する場合、上記表面電極の最高次の分枝の先端と上記半導体層とが上記コンタクト層を通して良好に電氣的接触する一方、上記表面電極の上記先端以外の部分と上記半導体層とが上記電流阻止層によって電氣的に導通しない状態となる。したがって、上記表面電極の上記先端部分でのみ電流が注入される。この結果、上に述べたように、チップ外へ光を出射し易くなり、さらに外部量子効率が改善される。

【0018】また、上記表面電極は、この表面電極が占める領域全域にわたって設けられ、上記半導体層表面とオーミック接触しない材料からなる上部電極と、上記半導体層表面と上記最高次の分枝の先端で上記上部電極と上記半導体層表面との間に設けられ、上記半導体層表面とオーミック接触する材料からなる下部電極とで構成されている上記表面電極の最高次の分枝の先端と上記半導体層とが上記下部電極を通して良好に電氣的接触する一方、上記表面電極の上記先端以外の部分と上記半導体層とが電氣的に導通不良の状態となる。したがって、上記表面電極の上記先端部分でのみ電流が注入される。この結果、上に述べたように、チップ外へ光を出射し易くなり、さらに外部量子効率が改善される。

【0019】また、上記各次の分枝の線幅は、次数が増えるにつれて細くなっている場合、低次の分枝の線幅は比較的広くなっているため、配線抵抗はほとんど増大することがない。また、上記各次の分枝の線幅を次数が増えるにつれて一定の比率で細くなるようにした場合、表面電極のパターン設計が容易になる。

【0020】

【実施例】以下、この発明の発光ダイオードを実施例により詳細に説明する。

【0021】図1は第1実施例のAlGaInP系LEDのチップ表面を示している。図1に示すように、チップ表面30には、発光層を含む半導体層31と、表面電極16が設けられている。表面電極16は、ワイドボンドのための略矩形状のパッド部18を中央に備えている。このパッド部18から対角方向に直線状に第1次の分枝19a, 19b, 19c, 19dが延びている。第1次の分枝19a, 19b, 19c, 19dは、互いに同一線幅、同一長さとなっている。各第1次の分枝19a, 19b, 19c, 19dの先端からそれぞれ三方向に第2次の分枝20a, 20b, 20cが分岐して延びている。第1次の分枝と第2次の分枝とがなす角度は 0° または 90° となっている。なお、設計上は、各第1次の分枝19a, 19b, 19c, 19dと重なる図示しない第2次の分枝がある。第2次の分枝20a, 20b, 20cは、互いに同一線幅、同一長さとなっており、第1次の分枝に対して線幅、長さがいずれも $1/2$ となっている。また、各第2次の分枝20a, 20b, 20cの先端からそれぞれ三方向に直線状に

第3次の分枝21a, 21b, 21cが分岐して延びている。第2次の分枝と第3次の分枝とがなす角度は 0° または 90° となっている。また、第3次の分枝21a, 21b, 21cは、互いに同一線幅、同一長さとなっており、第2次の分枝に対して線幅、長さがいずれも $1/2$ となっている。なお、各第1次の分枝19a, 19b, 19cの中ほどからも第3次の分枝が分岐しているが、これは各第1次の分枝19a, 19b, 19cに重なって上記図示しない第2次の分枝の先端があるためである。第3次の分枝21a, 21b, 21cの先端には、直下の半導体層31とオーミック接触するためのコンタクト部22a, 22b, 22cが設けられている。一方、表面電極16のうち上記コンタクト部21a, 21b, 21c以外の部分は、半導体層31と電氣的に接触しない状態となっている(後述するAl₂O₃絶縁層15による)。

【0022】このように、この表面電極16はどの分岐においても枝別れ数が等しく、低次の分枝と高次の分枝との関係は'X'形状の4つの先端に長さが $1/2$ の'X'を組み合わせた規則的で相似な自己相似形状、すなわちフラクタル形状となっている。したがって、パターン設計を容易に行うことができる。また、高次の分枝同士が重なることなくチップ表面30の略全域を樹枝状に覆うことができる。さらに、低次の分枝の配線幅を比較的広くしているので配線抵抗を低く抑えることができる。低次の分枝ほど電流が多く流れるからである。

【0023】図2(a)~(d)はこのチップの作製過程を示している。同図(a), (c)は、チップ表面30の一部(具体的には第2次の分枝20bの先端付近)を例示し、同図(b), (d)は、それぞれ同図(a), (c)におけるB-B線, D-D線矢視断面を示している。このチップは、次のようにして作製する。

①まず、同図(a), (b)に示すように、n型GaAs基板10上に、MOCVD法(有機金属化学気相成長法)により、半導体層31としてn型AlGaInPクラッド層11、アンドープAlGaInP発光層12、p型AlGaInPクラッド層13、p型GaAsコンタクト層14を順に全面に堆積し、さらにAl₂O₃絶縁層15を形成する。次に、フォトリソグラフィーによって、Al₂O₃絶縁層15のうち所定箇所に開口15a, 15b, 15cを形成する。

②次に、同図(c), (d)に示すように、この上に全面に表面電極16を蒸着した後、フォトリソグラフィおよびエッチングを行って、表面電極16、Al₂O₃絶縁層15およびp型GaAsコンタクト層14を先に述べたフラクタル形状にパターン加工する。エッチングは、ウェットエッチングでもRIE(反応性イオンビーム・エッチング)でも良い。これにより、コンタクト部22a, 22b, 22cで、開口15a, 15b, 15cを通して表面電極16とp型コンタクト層14(したがって半導体層31)とがオーミック接触する状態となる。一方、表面電極16のうちコンタクト部22a, 22b, 22c以外の領域で

は、 Al_2O_3 絶縁層15によって、表面電極16と半導体層31とが電氣的に絶縁される。なお、p型GaAsコンタクト層14は、表面電極16直下にのみ設けられているので、電流拡散層としては働かない。

③最後に、基板10の裏面側に、裏面電極17を全面に形成する(作製完了)。

【0024】上述のように、このAlGaInP系LEDは、チップ表面30を表面電極16によって樹枝状に覆っている。しかも、第3次(最高次)の分枝21a、21b、21cの先端のコンタクト部22a、22b、22cを通して表面電極16と半導体層31とを電氣的に接触させる一方、表面電極16のうち上記先端以外の部分で表面電極216と半導体層31とを電氣的絶縁状態にしているので、電流拡散層を設けなくても、チップの隅々にまで電流を拡散でき、実質的に電流拡散抵抗を減少させることができる。この結果、表面電極16直下での無効な発光よりも表面電極16で覆われていない領域での発光を相対的に増大させることができる。したがって、チップ外へ光を出射しやすくなり、外部量子効率を改善することができる。また、電流拡散層を設けていないので、短波長の光であっても吸収が生じないようにできる。実際に特性測定を行ったところ、発光波長は570nm(黄緑色)で、外部量子効率は、2.0%であった。

【0025】なお、この例では、第3次の分枝21a、21b、21cの先端にのみコンタクト部22a、22b、22cを設けたが、これに限られるものではない。例えば、図1に示した第2次の分枝20a、20b、20cの中点にもコンタクト部を設けても良い。この場合、電流-光変換効率自体は若干低下するが、多くの電流を流すことができるので、チップ当たりのトータル発光量を増大させることができる。

【0026】また、この例では、上記コンタクト部22a、22b、22cの幅は第3次の分枝21a、21b、21cの幅よりも狭くしたが(図2(c))、これに限られるものではなく、逆に広くしても良い。この場合、コンタクト部での電気抵抗を減少させることができる。

【0027】また、パッド部18の位置はチップ表面30の中央に限定されるものではなく、周辺部にあってもよい。

【0028】また、表面電極16のパターン形状は、エッチングによらず、いわゆるマスク蒸着(表面電極14と同じ形状の開口部を有するメタルマスクを用いて蒸着する)により形成してもよい。

【0029】また、LEDの材料はAlGaInPに限定されるものではなく、AlGaAs、GaAsP、GaP、AlGaIn、GaInAsPなどのIII-V族化合物半導体、ZnSe、ZnCdSe、ZnCdSeTeなどのII-VI族化合物半導体、CuAlS₂Se、CuGaS₂Seなどのカルコパイライト系半導体であってもよい。

【0030】また、基板材料はGaAsに限定されるもの

ではなく、GaP、InP、サファイアなどでも良く、発光波長に対して不透明であっても透明であってもよい。基板の導電型はn型でもp型でもよい。

【0031】また、この実施例ではチップ表面30側に分岐を有する表面電極16を設けたが、発光波長に対し透明な基板を用いる場合は、裏面電極17にも分岐を設ける。これにより、光出射効率をさらに向上させることができる。

【0032】また、発光層12界面の接合はダブルヘテロ接合に限定されるものでなく、シングルヘテロ接合、ホモ接合であってもよい。

【0033】また、絶縁層15の材料は、 Al_2O_3 に限られるものではなく、 SiO_2 または Si_3N_4 などでもよい。

【0034】また、各半導体層11、…、15をMOCVD法(有機金属化学気相成長法)で形成したが、MBE法(分子線エピタキシ法)、VPE法(気相成長法)、LPE法(液相成長法)などで形成してもよい。pn接合は、結晶成長時に作り込むほか、結晶成長後にドーパントを拡散して形成してもよい。

【0035】また、表面電極(p側電極)16の材料として、AuZn、InAu、Cr/Au、Mo/Au、Ti/Pt/Au、Au、Al、In、ITO(錫添加酸化インジウム)、 InO_2 、 SnO_2 およびこれらの積層膜を採用することができる。一方、裏面電極(n側電極)17の材料として、AuGe/Ni、AuSn、AuSi、Mo/Au、Au、Al、In、ITOおよびこれらの積層膜を採用することができる。

【0036】図3は第2実施例のZnCdSe系LEDを示している。同図(a)はチップ表面の全体を示し、同図(b)はその一部(電極先端)を例示している。また、同図(c)は同図(b)におけるC-C線断面を示している。

【0037】同図(a)に示すように、このLEDは、チップ表面50に、発光層を含む半導体層51と、表面電極47を備えている。表面電極47のパターンは、略矩形状のパッド部52と、このパッド部52から直線状に延びる第1次の分枝53a、53b、第2次の分枝54a、54b、第3次の分枝55a、55b、第4次の分枝56a、56b、第5次の分枝57a、57b、第6次の分枝58a、58bを有している。上記各次の分枝は、'H'形状の4つの先端に長さが1/2の'H'を組み合わせることを繰り返したフラクタル形状となっている。この例では、各次の分枝を正方形のチップの四辺に平行な線で形成しているので、パターン設計を容易に行うことができる。また、高次の分枝同士が重なることなく、チップ表面50の略全域を樹枝状に覆うことができる。なお、設計上、パッド部52近傍に配される第6次の分枝は、ここでは省略している。第6次の分枝58a、58bの先端には、直下の半導体層51とオーミック接触するためのコンタクト部59a、59bが設けられている。一方、表面電極47のうち上記コンタクト部59a、59b以外の部分

は、半導体層51とショットキーバリアを生ずる状態となっている。

【0038】このチップは次のようにして作製する。

①まず、同図(c)に示すように、n型GaAs基板40上に、MBE法により、半導体層51としてn型InGaAsバッファ層41、n型ZnSeクラッド層42、アンドープZnCdSe歪量子井戸発光層43、p型ZnSeクラッド層44、p型AlGaAsコンタクト層45、p型GaAsコンタクト層46を順に堆積する。

②次に、フォトリソグラフィおよびエッチングを行って、このコンタクト層45、46のうち上記コンタクト部59a、59bに相当する部分を残す一方、チップ表面50にp型ZnSeクラッド層44を露出させる。

③次に、基板の表面に表面電極47、裏面に裏面電極48を全面に形成する。そして、表面電極47を図3に示したフラクタル形状となるように一部エッチングしてパターン化する(作製完了)。これにより、表面電極47のうち第6次(最高次)の分枝58a、58bの先端部分のみが半導体層51とオーミック接触し、上記先端以外の部分は半導体層51(p型ZnSeクラッド層44)とショットキーバリアを生ずる状態に仕上がる。

【0039】上述のように、このZnCdSe系LEDは、チップ表面50を表面電極47によって樹枝状に覆っているため、第1実施例と同様に、外部量子効率を改善することができる。しかも、第6次(最高次)の分枝58a、58bの先端部分と半導体層51とをコンタクト部59a、59bを通して良好にオーミック接触させる一方、上記先端以外の部分と半導体層51とをショットキーバリアによって電流が流れにくい状態(ある程度の高電圧を印加しないと電流が流れない状態)にしているため、表面電極51の先端部分でのみ電流を注入することができる。したがって、チップ外へ光を出射しやすくなり、さらに外部量子効率を高めることができる。また、電流拡散層を設けていないので、短波長の光であっても吸収が生じないようにできる。

【0040】なお、基板材料はGaAsに限定されるものではなく、ZnSeなどでも良く、発光波長に対して不透明であっても透明であってもよい。基板の導電型はn型でもp型でもよい。

【0041】また、LEDの材料は、ZnCdSeに限定されるものではなく、AlGaInP、AlGaAs、GaAsP、GaP、AlGaN、GaInAsPなどのIII-V族化合物半導体、ZnSe、ZnCdSe、ZnCdSeTeなどのII-VI族化合物半導体、CuAlS₂Se、CuGaS₂Seなどのカルコパイライト系半導体であってもよい。

【0042】また、発光層43はZn_{1-x}Cd_xSe(x=0.2)としたが、xの値は特に限定されるものではなく、例えば、x=0のZnSeであっても良い。また、発光層はn型ZnSe/ZnCdSe多重量子井戸構造であっても良い。

【0043】また、バッファ層41はn型InGaAsとしたが、n型ZnSeであっても良く、n型ZnS/ZnSe歪超格子層であっても良い。

【0044】また、各半導体層41、…、45をMBE法で形成したが、MOCVD法、VPE法、LPE法などで形成してもよい。pn接合は、結晶成長時に作り込むほか、結晶成長後にドーパントを拡散して形成してもよい。

【0045】図4は、第3実施例のAlGaInP系LEDを示している。同図(a)はチップ表面の全体を示し、同図(b)はその一部(電極先端)を例示している。また、同図(c)は同図(b)におけるC-C線断面を示している。

【0046】同図(a)に示すように、このLEDは、チップ表面90に、発光層を含む半導体層91と表面電極76を備えている。表面電極76のパターンは、略矩形形状のパッド部81と、第1次の分枝82a、82bと、第2次の分枝83a、83b、83c、83d、83e、83f、83g、83hと、各第2次の分枝83a、…、83hから分岐した第3次の分枝84a、84b、84c、84d、84e、84f、84g、84hを有している。詳しくは、パッド部81を通るチップ側面に平行な直線上に第1次の分枝82a、82bを有し、この第1次の分枝82a、82bに垂直に第2次の分枝83a、…、83eを8本有している。さらに各第2次の分枝83a、…、83hに垂直に第3次の分枝84a、…、84hを8本有している。なお、この第3次の分枝は、パッド部81に重なる部分では実際には形成されていない。上記各次の分枝の線幅は、電流が多く流れる低次の分枝ほど太くなっている。この例は、枝分かれの数が分岐の回数によって異なるため狭義のフラクタルではないが、設計思想はフラクタル的である。第3次の分枝84a、…、84hの先端には、直下の半導体層91とオーミック接触するためのコンタクト部85a、…、85hが設けられている。一方、表面電極76のうち上記コンタクト部85a、…、85h以外の部分は、半導体層31と電気的に接触しない状態となっている。

【0047】このチップは次のようにして作製する。

①まず、同図(c)に示すように、n型GaAs基板70上に、MOCVD法(有機金属化学気相成長法)により、半導体層91としてn型AlGaInPクラッド層71、アンドープAlGaInP発光層72、p型AlGaInPクラッド層73、p型GaAsコンタクト層74、n型GaAs電流阻止層75を順に全面に堆積する。

②次に、フォトリソグラフィおよびエッチングを行って、n型GaAs電流阻止層75のうち所定箇所に開口75aを形成する。

③次に、この上に全面に表面電極76を蒸着した後、この表面電極76上に図示しないフォトレジストを設け、フォトリソグラフィおよびエッチングを行って、表面電極76、n型GaAs電流阻止層75およびp型GaAsコンタクト層74を先に述べたフラクタル形状にパターン加

工する。エッチングは、ウェットエッチングでもRIE(反応性イオンビーム・エッチング)でも良い。これにより、コンタクト部85で、開口75aを通して、表面電極76とp型コンタクト層74(したがって半導体層91)とがオーミック接触する状態となる。一方、表面電極76のうち上記コンタクト部85以外の領域では、導電型が異なるn型GaAs電流阻止層75によって表面電極76と半導体層91との導通が妨げられる。なお、p型AlGaAsコンタクト層74は、表面電極76直下にしかなく、電流拡散層としては働かない。

③最後に、基板70の裏面側に、裏面電極77を全面に形成する(作製完了)。

【0048】上述のように、このAlGaInP系LEDは、第1、第2実施例と同様に、チップ表面90を表面電極76によって樹枝状に覆っているため、電流拡散層を設けなくても、チップの隅々にまで電流を拡散でき、実質的に電流拡散抵抗を減少させることができる。しかも、第3次(最高次)の分枝84a、…、84hの先端のコンタクト部85a、…、85hを通して、表面電極76と半導体層91とをオーミック接触させる一方、表面電極76のうち上記コンタクト部85a、…、85h以外の部分と半導体層91とを電流阻止層75によって導通しない状態にしているため、表面電極76直下での無効な発光よりも表面電極76で覆われていない領域での発光を相対的に増大させることができる。したがって、チップ外へ光を射出しやすくなり、外部量子効率を改善することができる。また、電流拡散層を設けていないため、短波長の光であっても吸収が生じないようにできる。さらに、第1実施例に比して、絶縁層形成工程を省略できる利点がある。

【0049】図5は第4実施例のAlGaInP系LEDを示している。同図(a)はチップ表面の一部(電極先端)を示し、同図(b)は同図(a)におけるB-B線断面を示している。このLEDは、チップ表面230に、発光層を含む半導体層231と、第1実施例の表面電極16と全く同一パターンの表面電極216を備えている(なお、簡単のため、チップ表面全体の図は省略している。)。第3次の分枝206の先端には、直下の半導体層231とオーミック接触するためのコンタクト部(下部電極)205が設けられている。一方、表面電極216のうち上記コンタクト部205以外の部分は、半導体層231と電気的に接触しない状態となっている。

【0050】このチップは、次のようにして作製する。
①まず、n型GaAs基板200上に、MOCVD法(有機金属化学気相成長法)により、半導体層231としてn型AlGaInPクラッド層201、アンドープAlGaInP発光層202、p型AlGaInPクラッド層203、p型GaAsコンタクト層204を順に全面に堆積する。

②次に、この上に、コンタクト部205の材料としてAnZn層を蒸着し、このAnZn層を、表面電極216先端

よりも狭い幅を有する矩形状のパターンに加工する。続いて、加熱処理を行って、p型GaAsコンタクト層204とコンタクト部205とをオーミック接触させる。

③この上に、表面電極216の材料としてAl層を蒸着した後、フォトリソグラフィおよびエッチングを行って、上記Al層(上部電極)およびp型GaAsコンタクト層204を、第1実施例と同様のフラクタル形状に同時にパターン加工する。これにより、第3次(最高次)の分枝206の先端のコンタクト部205を通して、表面電極216とp型コンタクト層204(したがって半導体層231)とがオーミック接触する状態となる。一方、表面電極216のうちコンタクト部205以外の領域では、表面電極16と半導体層31とが電気的に導通しない状態となる。これは、Al層とp型GaAsコンタクト層とはオーミック接触しにくい材料だからであり、また、工程②で既に加熱処理を終えているからである。なお、p型GaAsコンタクト層14は、表面電極16直下のみ設けられているため、電流拡散層としては働かない。

③最後に、基板10の裏面側に、裏面電極17を全面に形成する(作製完了)。

【0051】上述のように、このAlGaInP系LEDは、各実施例と同様に、チップ表面230を表面電極216によって樹枝状に覆っているため、電流拡散層を設けなくても、チップの隅々にまで電流を拡散でき、実質的に電流拡散抵抗を減少させることができる。しかも、第3次(最高次)の分枝206の先端のコンタクト部205を通して表面電極216と半導体層231とをオーミック接触させる一方、表面電極216のうち上記先端以外の部分で表面電極216と半導体層231とが電気的に接触しないようにしているため、表面電極216直下での無効な発光よりも表面電極216で覆われていない領域での発光を相対的に増大させることができる。したがって、チップ外へ光を射出しやすくなり、外部量子効率を改善することができる。さらに、第1実施例に比して、絶縁層形成工程を省略できる利点がある。

【0052】

【発明の効果】以上より明らかなように、この発明の発光ダイオードは、表面電極が、パッド部から延びる第1次の分枝と、この第1次の分枝から延びる第2次の分枝と、さらにこの第2次の分枝から延びる第3次の分枝を少なくとも有しているため、チップ表面を上記各次の分枝によって樹枝状に覆うことができる。しかも、上記表面電極のうちパッド部が直下の半導体層と接触しておらず、最高次の分枝の先端で上記表面電極と上記半導体層とが接触しているため、チップの隅々にまで電流を拡散して電流拡散抵抗を実質的に減少させることができ、この結果、表面電極直下での無効発光よりも表面電極で覆われていない領域での発光を相対的に多くすることができる。したがって、チップ外へ光を射出しやすくなり、外部量子効率を改善することができる。また、上記表面電

10

20

30

40

50

極の形状によってチップ内に電流を十分拡散できることから、例えば黄色より短波長のAlGaInP系LEDにおいてAlGaAs電流拡散層を省略でき、したがって、短波長の光であっても吸収のない好適な特性を実現することができる。この発明は、AlGaInP系LEDだけでなく、一般のAlGaAs系、GaP系、ZnSe系、GaN系、SiC系LEDなどに適用でき、特に、低抵抗電流拡散層を得ることが困難なZnCdSe系LEDに有効である。

【0053】また、上記半導体層は、上記表面電極側に、上記表面電極とオーミック接触する材料からなるコンタクト層を有し、上記表面電極の上記先端以外の部分と上記半導体層との間に、絶縁層が設けられている場合、上記表面電極の最高次の分枝の先端と上記半導体層とが上記コンタクト層を通して良好に電氣的接触する一方、上記表面電極の上記先端以外の部分と上記半導体層とが上記絶縁層によって電氣的絶縁状態となる。したがって、上記表面電極の上記先端部分でのみ電流を注入できる。この結果、チップ外へ光を出射し易くなり、さらに外部量子効率を改善することができる。

【0054】また、上記半導体層は、上記表面電極側に、上記表面電極とショットキーバリアを生ずる材料からなる層を有するとともに、この層と上記表面電極の上記最高次の分枝の先端との間に、上記表面電極とオーミック接触する材料からなるコンタクト層を有する場合、上記表面電極の最高次の分枝の先端と上記半導体層とが上記コンタクト層を通して良好に電氣的接触する一方、上記表面電極の上記先端以外の部分と上記半導体層とが上記ショットキーバリアによって電流が流れにくい状態（ある程度の高電圧を印加しないと電流が流れない状態）となる。したがって、實際上、上記表面電極の上記先端部分でのみ電流を注入できる。この結果、チップ外へ光を出射し易くなり、さらに外部量子効率を改善することができる。

【0055】また、上記半導体層は、上記表面電極側に、上記表面電極とオーミック接触する材料からなりp型またはn型の導電型を持つコンタクト層を有するとともに、このコンタクト層と上記表面電極の上記先端以外の部分との間に、上記コンタクト層と異なる導電型を持つ電流阻止層を有する場合、上記表面電極の最高次の分枝の先端と上記半導体層とが上記コンタクト層を通して良好に電氣的接触する一方、上記表面電極の上記先端以外の部分と上記半導体層とが上記電流阻止層によって電氣的に導通しない状態となる。したがって、上記表面電極の上記先端部分でのみ電流を注入できる。この結果、チップ外へ光を出射し易くなり、さらに外部量子効率を改善することができる。

【0056】また、上記表面電極は、この表面電極が占める領域全域にわたって設けられ、上記半導体層表面とオーミック接触しない材料からなる上部電極と、上記半

導体層表面と上記最高次の分枝の先端で上記上部電極と上記半導体層表面との間に設けられ、上記半導体層表面とオーミック接触する材料からなる下部電極とで構成されている上記表面電極の最高次の分枝の先端と上記半導体層とが上記下部電極を通して良好に電氣的接触する一方、上記表面電極の上記先端以外の部分と上記半導体層とが電氣的に導通不良の状態となる。したがって、上記表面電極の上記先端部分でのみ電流を注入できる。この結果、チップ外へ光を出射し易くなり、さらに外部量子効率を改善することができる。

【0057】また、上記各次の分枝の線幅は、次数が増えるにつれて細くなっている場合、低次の分枝の線幅は比較的広がっているため、配線抵抗の増大を抑制することができる。また、上記各次の分枝の線幅を次数が増えるにつれて一定の比率で細くすることによって、表面電極のパターン設計を簡単化することができる。

【図面の簡単な説明】

【図1】 この発明の第1実施例のAlGaInP系LEDのチップ表面と断面を示す図である。

20 【図2】 上記LEDの作製過程を示す図である。

【図3】 この発明の第2実施例のZnCdSe系LEDのチップ表面と断面を示す図である。

【図4】 この発明の第3実施例のAlGaInP系LEDのチップ表面と断面を示す図である。

【図5】 この発明の第4実施例のAlGaInP系LEDのチップ表面要部と断面を示す図である。

【図6】 この発明の作用を説明する図である。

【図7】 従来のAlGaInP系LEDのチップ断面を示す図である。

30 【図8】 上記従来のAlGaInP系LEDのチップ表面を示す図である。

【符号の説明】

1, 2, 3 表面電極

10, 40, 70, 200 n型GaAs基板

11, 71, 201 n型AlGaInPクラッド層

12, 72, 202 アンダーブAlGaInP発光層

13, 73, 203 p型AlGaInPクラッド層

14, 46, 74, 204 p型GaAsコンタクト層

15 Al₂O₃絶縁層

40 16, 47, 76, 216 表面電極

17, 48, 77, 207 裏面電極

18, 52, 81 パッド部

19a, ..., 19d, 53a, 53b, 82a, 82b 第1次の分枝

20a, ..., 20c, 54a, 54b, 83a, ..., 83h 第2次の分枝

21a, ..., 21c, 55a, 55b, 84, 84a, ..., 84h 第3次の分枝

22a, ..., 22c, 59a, 59b, 85, 85a, ..., 85h コンタクト部

15

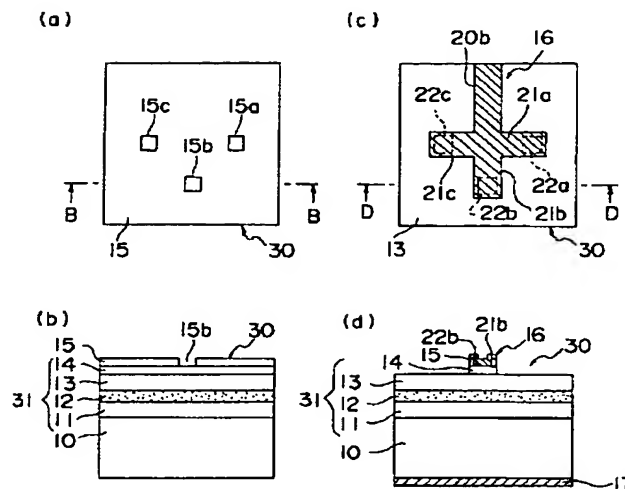
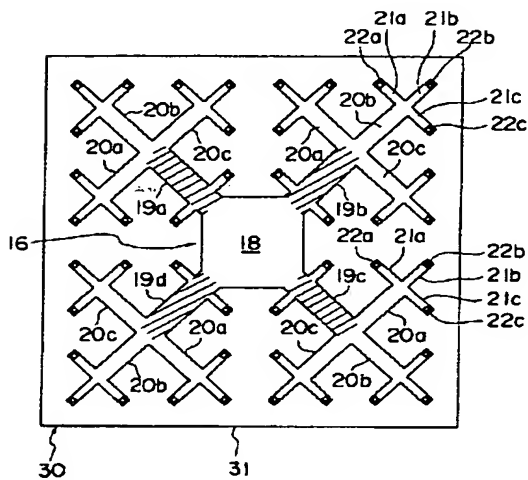
16

30, 50, 90, 230 チップ表面
 31, 51, 91 半導体層
 41 n型InGaAsバッファ層
 42 n型ZnSeクラッド層
 43 アンダーブZnCdSe歪量子井戸型発光層
 44 p型ZnSeクラッド層
 45 p型AlGaAsコンタクト層

55a, 55b 第4次の分枝
 56a, 56b 第5次の分枝
 57, 57a, 57b 第6次の分枝
 75 n型GaAs電流阻止層
 205 AuZn層
 206 Al層

【図1】

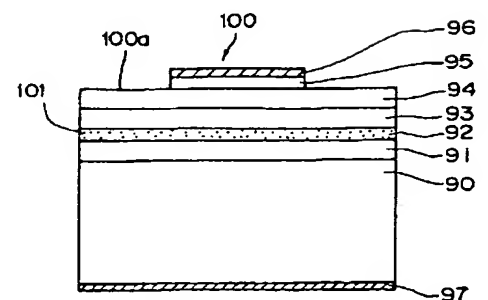
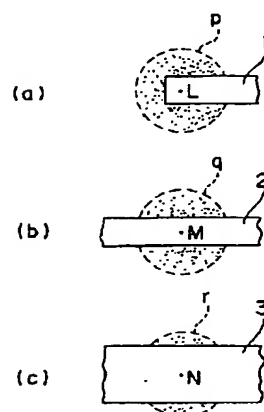
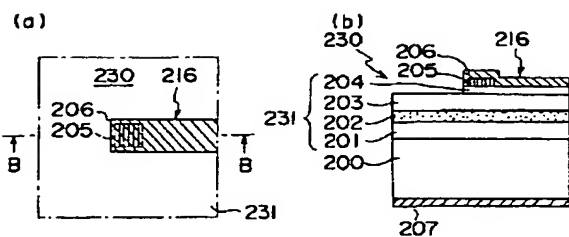
【図2】



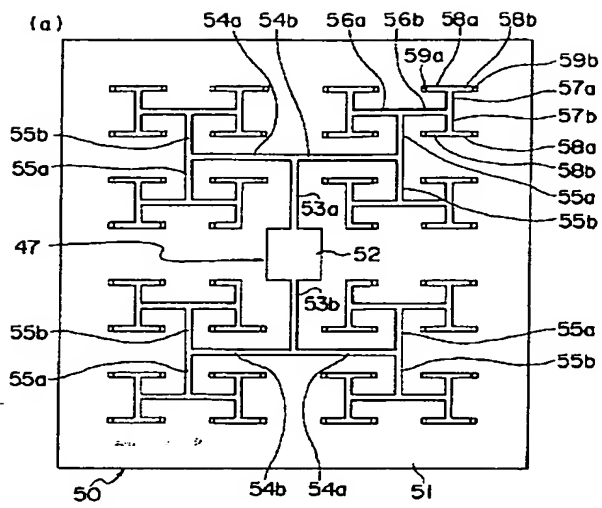
【図5】

【図6】

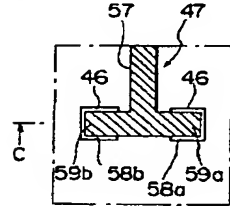
【図7】



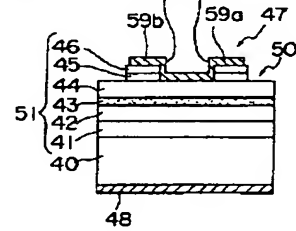
【図3】



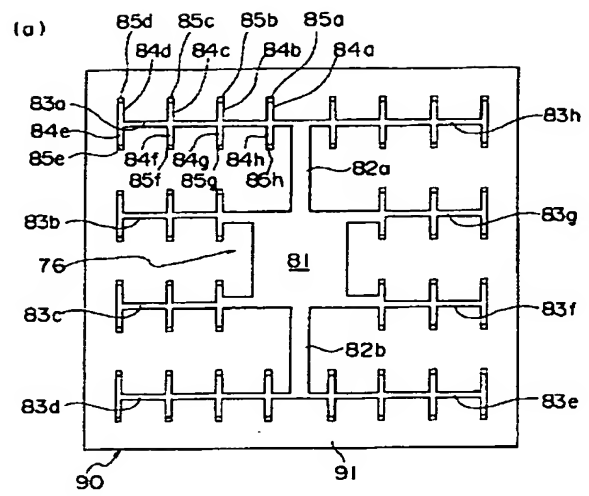
(b)



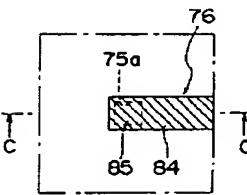
(c)



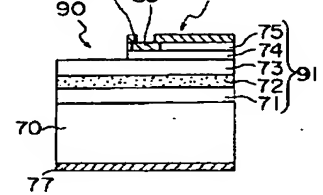
【図4】



(b)



(c)



【図8】

